# BEST AVAILABLE COPY

第 92136269號初審引證附件

### 中華民國專利公報 [19] [12]

[11]公告編號: 499605

91年 (2002) 08月21日 [44]中華民國

發明

全 8 頁

[51] Int.Cl 07: G02F1/13

稱: 一種薄膜電晶體平面顯示器的製作方法 [54]名

[21]申請案號: 089122668

[22]申請日期:中華民國 89年 (2000) 10月27日

[72]發明人:

翁嘉璠

新竹市建中一路二十五號十二樓之二

[71]申請人:

達基科技股份有限公司

新竹市科學工業園區力行路二十三號

[74]代理人: 許鍾迪 先生

[57]申請專利範圍:

- 1.一種薄膜電晶體平面顯示器的製作方 法,該顯示器係製作於一基板 (substrate)上,該基板包含有至少一 電晶體(transistor)區以及至少一連接 墊(pad)區,分別用來形成一電晶體 以及一連接墊,該製作方法包含有 下列步驟:
  - (1)於該基板表面上形成一第一金屬 層;
  - (2)進行一第一黃光暨蝕刻製程 (photo-etching-process, PEP)來定義該 第一金屬層之圖案(pattern),以於該 電晶體區與該連接墊區內分別形成 一閘極電極與一墊電極;
  - (3)於該基板上依序形成一絕緣層、 一半導體層以及一摻雜矽(doped silicon)導電層;
  - (4)進行一第二黃光暨蝕刻製程來定 義該摻雜矽導電層、該半導體層以 及該絕緣層之圖案,於該連接墊區

2

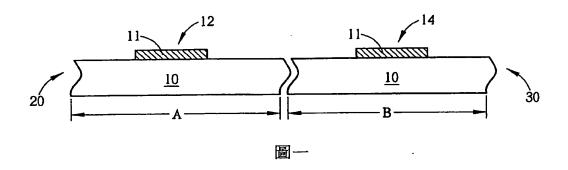
上定義一開口區域,同時去除(a)該

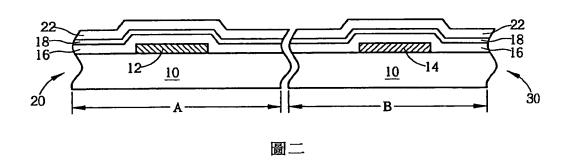
- 電晶體區之外以及(b)該連接墊區外 與該開口區域內之該絕緣層、該半 導體層、與該摻雜矽導電層,如此 使該電晶體區以外與該連接墊區以 5. 外的基板暴露出來,並於該連接墊 區形成一開口,使得該墊電極暴露 於該開口中;
- (5)於該基板上依序形成一透明導電 層以及一第二金屬層,並使該透明 導電層以及該第二金屬層填入該開 口內;

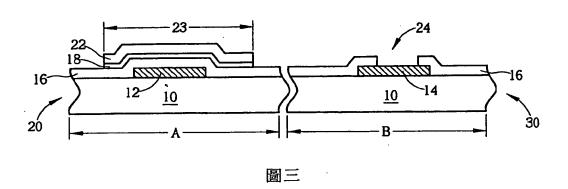
(6)進行一第三黃光暨蝕刻製程來定

- 義該第二金屬層之圖案,先於該電 晶體區內定義一通道區,去除該通 15. 道區內的該第二金屬層,之後以該 第二金屬層為遮罩,去除該通道區 之該透明導電層與該摻雜矽導電 層,使該半導體層暴露於該通道 中;
- 20.

(3)

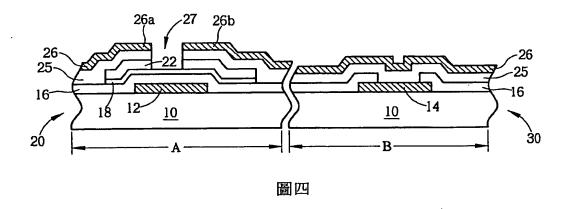


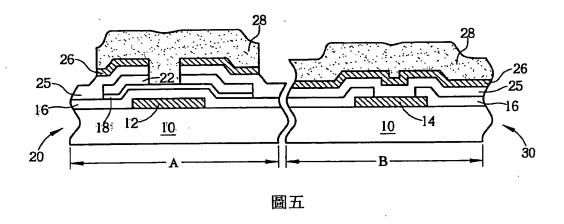




64

(4)





#### 五、發明說明(2)

板,其表面上至少設有一電晶體(transistor)區A以及一連接墊(pad)區B,以分別用來形成電晶體20以及連接墊30。

習知方法係先於透明基板10表面形成一第一金屬層11,並進行一第一黃光暨蝕刻製程(PEP),以分別於電晶體區A之透明基板10表面形成一閘極電極12,並在連接墊區B之透明基板10表面形成一墊電極14。

如圖二所示,接著進行一化學氣相沉積製程 (chemical vapor deposition process, CVD),於透明基板10表面均勻沉積一由氮化矽(silicon nitride)形成之絕緣層(isolation layer)16,厚度約為4000埃 (angstrom),並在絕緣層16表面依序形成一由非晶矽 (amorphous silicon, a-Si)構成之半導體層18以及掺雜矽(doped silicon)導電層22。

如圖三所示,進行一第二黃光暨蝕刻製程,於電晶體區A內形成掺雜矽導電層22與半導體層18的圖案,以定義一主動區域23。然後於連接墊區B內進行一第三黃光暨蝕刻製程,去除墊電極14上方之掺雜矽導電層22、半導體層18、與絕緣層16,以形成連接墊區B之開口24,使墊電極14暴露在開口24中。





#### 五、發明說明 (3)

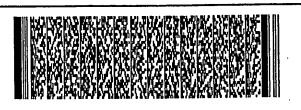
如圖四所示,進行另一CVD製程以依序於透明基板10 表面全面沉積一透明導電層25以及一第二金屬層26。透明 導電層25係由氧化銦錫(indium tin oxide, ITO)組成, 作為像素電極(pixel electrode)。接著於電晶體區A進行 一第四黃光暨蝕刻製程,以形成一通達至閘極電極12上方 之半導體層18表面的通道27。通道27將第二金屬層26、透明導電層25與掺雜矽導電層22分隔成兩區,以分別形成一源極26a以及一汲極26b。

如圖五所示,最後於電晶體20與連接墊30表面均勻沉積一保護層(passivation layer)28,保護層28會填入通道27中。接著,進行一第五黃光暨蝕刻製程,去除基板10上部分保護層28以及第二金屬層26,使電晶體區A以外之透明導電層25暴露出來,且完成薄膜電晶體液晶顯示器內電子元件的製作。

習知方法分別使用五道黃光暨蝕刻製程來依序定義問極與墊電極、主動區域、連接墊區開口、源極與汲極以及像素電極的圖案,整個薄膜電晶體液晶顯示器的製作過程仍然相當冗長與複雜,而且顯示器之成像品質也不十分理想,有待進一步之改善。

發明概述





## 圖式簡單說明

圖示之簡單說明

圖一至圖五為習知薄膜電晶體平面顯示器之電子元件的製作方法示意圖。

圖六至圖十二為本發明薄膜電晶體平面顯示器之電子元件的製作方法示意圖。

## 圖示之符號說明

A · C	電晶體區	B • D	連接墊區
10 \ 40	透明基板	11 \ 41	第一金屬層
12 \ 42	開極 電極	14 - 44	墊 電 極
16 . 46	絕緣層	18 - 48	半導體層
20 \ 50	電晶體	22 . 52	掺雜矽導電局
23 \ 53	主動區域	24 \ 54	開口
25 \ 56	透明導電層	26 . 58	第二金屬層
26a · 58a	源 極	26b · 58b	汲 極
27 . 62	通道	28 . 64	保護層
30 ~ 60	連接 墊	6 5	氧 化 層

